

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-068785

(43)Date of publication of application : 11.03.1994

(51)Int.Cl.

H01J 9/02

(21)Application number : 04-347452

(71)Applicant : SHARP CORP

(22)Date of filing : 28.12.1992

(72)Inventor : AKAGI YUTAKA  
ISE TOMOKAZU  
KISHI AKIRA

(30)Priority

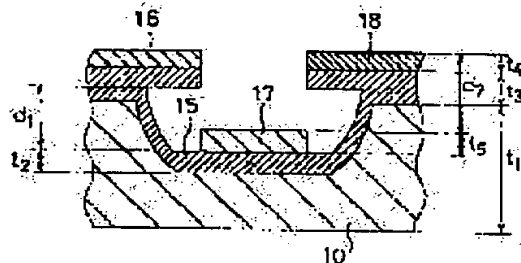
Priority number : 04160579 Priority date : 19.06.1992 Priority country : JP

## (54) MANUFACTURE OF FIELD EMISSION TYPE TRIODE ELEMENT

(57)Abstract:

PURPOSE: To provide a field emission type triode manufacturing method by which a high-grade, durable and stable characteristic insulating layer can be formed.

CONSTITUTION: Thermal oxidation is carried out on the surface of a silicon substrate 10 in which a groove is formed, and silicon oxide is formed as an insulating layer 15. A gate electrode layer 17 is formed on the insulating layer 15 in the bottom part of the groove whose both sides are formed in a sawtooth shape. An anode layer 18 and a cathode layer 16 are formed in the same height on the insulating layer 15 in the apex part around the groove while interposing the groove between them.



## LEGAL STATUS

[Date of request for examination] 19.07.1996

[Date of sending the examiner's decision of rejection] 13.07.1999

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平 6 - 6 8 7 8 5

(43) 公開日 平成 6 年 (1994) 3 月 11 日

(51) Int. Cl. <sup>5</sup>

H01J 9/02

識別記号

庁内整理番号

F I

技術表示箇所

B 7354-5E

審査請求 未請求 請求項の数 1 (全 6 頁)

(21) 出願番号 特願平 4 - 3 4 7 4 5 2  
(22) 出願日 平成 4 年 (1992) 12 月 28 日  
(31) 優先権主張番号 特願平 4 - 1 6 0 5 7 9  
(32) 優先日 平 4 (1992) 6 月 19 日  
(33) 優先権主張国 日本 (J P)

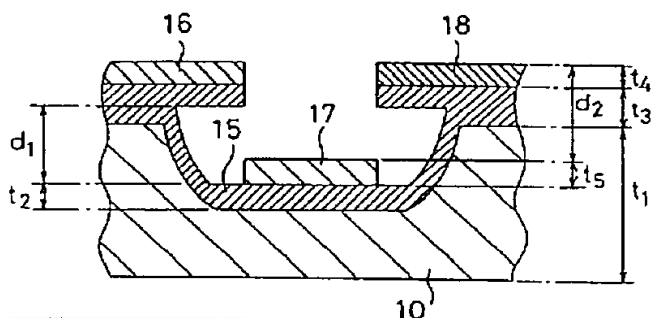
(71) 出願人 0 0 0 0 0 5 0 4 9  
シャープ株式会社  
大阪府大阪市阿倍野区長池町 2 2 番 2 2 号  
(72) 発明者 赤木 裕  
大阪府大阪市阿倍野区長池町 2 2 番 2 2 号  
シャープ株式会社内  
(72) 発明者 伊勢 智一  
大阪府大阪市阿倍野区長池町 2 2 番 2 2 号  
シャープ株式会社内  
(72) 発明者 岸 晃  
大阪府大阪市阿倍野区長池町 2 2 番 2 2 号  
シャープ株式会社内  
(74) 代理人 弁理士 梅田 勝

(54) 【発明の名称】 電界放出型三極管素子の製造方法

(57) 【要約】

【目的】 高品位で耐久性があり、かつ特性の安定な絶縁層を形成し得る電界放出型三極管の製造方法を提供する。

【構成】 溝が形成されたシリコン基板 10 の表面を熱酸化することにより酸化シリコンが絶縁層 15 として形成されており、両側が鋸歯形状である溝の底部の絶縁層 15 上にゲート電極層 17 が形成されており、溝の周囲の頂点部の絶縁層 15 上にアノード層 18 とカソード層 16 とが、溝を隔てて同一の高さに形成されている。



BEST AVAILABLE COPY

## 【特許請求の範囲】

【請求項 1】 シリコン基板表面を熱酸化することにより絶縁層を形成し、前記絶縁層上にゲート電極層、アノード電極層及びカソード電極層を互いに離隔して形成することを特徴とする電界放出型三極管素子の製造方法。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、電界放出の原理に基づいて電子を放出する電界放出型三極管素子の製造方法に関する。

## 【0002】

【従来の技術】 電界放出型三極管素子は、カソード電極、ゲート電極、及びアノード電極の 3 つの電極により構成される微小真空三極管素子であり、高速素子や薄型表示素子等の構成要素として考案されたものである。

【0003】 その一つとして、カソード電極の先端に鋸歯状の電子放出部を有しており、電圧印加により電子がカソード電極先端の電子放出部からアノード電極へ水平方向に放出されるような横型電界放出型三極管素子の動作及び製造方法が例えば、電子技術総合研究所の伊藤らによって行われ、平成 1 年度応用物理学会秋期全国会予稿集 28p-k-9 等に発表された研究によって公知である。

【0004】 図 6 は従来の横型電界放出型三極管素子数個が形成された電子放出源の平面図、図 7 は図 6 の線 B—B の素子側面断面図である。

【0005】 この電界放出型三極管素子はシリコン基板 110 上に絶縁層 115 が形成されており、さらにその上にカソード層 116、ゲート電極層 117 及びアノード電極層 118 がタングステン等の金属材料を用いて独立に形成されている。絶縁層 115 は窒化シリコン (Si<sub>3</sub>N<sub>4</sub>) 膜で形成されている。

【0006】 シリコン基板 110 上に絶縁層 115 を挟んで形成されたカソード電極層 116 と基板上に絶縁層 115 を挟んで形成されたゲート電極層 117 との間、及びカソード電極層 116 と基板上に絶縁層 115 を挟んで形成されたアノード電極層 118 との間に電圧を印加すると、電界放出の原理の基づいてカソード電極層 116 先端からアノード電極層 118 への電子放出が起こる。電極材料としては、仕事関数等を考慮してタングステンの他、モリブデン、クロム等の金属が主に用いられている。

## 【0007】

【発明が解決しようとする課題】 電界放出型三極管素子において、高性能な素子を開発する際に問題となることの一つに、高品質かつ耐久性のある基板及び電極間の電氣的絶縁層の開発の問題がある。現在、基板材料として石英基板またはシリコン基板が多く用いられている。素子の耐久性及び熱的安定性において両者は同等であるが、電界放出型三極管素子の応用の上で、シリコン基板を用いれば他の素子または回路を同一基板上に隣接して

設けることが可能である点を考えると、基板材料としてシリコンのほうが望ましいといえる。

【0008】 また、電氣的絶縁層としては従来より一般的に用いられている窒化シリコンは、CVD (化学気相成長) 法、またはプラズマ CVD 法により作製される。この場合反応性気体を用いているので、反応は複雑であり、かつ作製装置及び作製条件に強く依存し、作製した膜のケイ素 (シリコン) 及び窒素の組成比も一定ではなく、作製した膜の特性が不安定になるという問題点があった。また、絶縁膜としての機械的強度にも問題がある。

【0009】 従って、本発明は、上述した課題を解決するためになされたものであり、高品質で耐久性があり、かつ特性の安定な絶縁層を形成し得る電界放出型三極管素子の製造方法を提供することを目的としている。

## 【0010】

【課題を解決するための手段】 上記課題を解決するため、本発明では、シリコン基板表面を熱酸化することにより絶縁層を形成し、絶縁層上にゲート電極層、アノード電極層及びカソード電極層を互いに離隔して形成する電界放出型三極管素子の製造方法としている。

## 【0011】

【作用】 本発明によれば、シリコン基板表面を熱酸化することにより形成された酸化シリコン絶縁膜を絶縁層に用いることができる。熱酸化シリコン絶縁膜は、CVD 法で成膜した場合に比べ、生成膜の性質が安定でかつ膜組成の再現性も良い。また、熱酸化シリコン絶縁膜は、PVD (物理気相成長) 法に比べると、スパッタリングによる酸化シリコンの成膜のようにイオン衝撃による基板損傷の心配もなく、熔融石英の蒸着による酸化シリコンの成膜の場合のように、多孔質の膜が生成し電界放出時に漏れ電流が発生し素子特性が劣化するといった問題も起こりにくい。

【0012】 したがって、本発明により高品質で耐久性があり、かつ特性の安定な絶縁層を用いた構造を有する電界放出型素子を提供できる。

## 【0013】

【実施例】 本発明による電界放出型三極管素子の実施例について図面を参照して説明する。

【0014】 まず、第 1 の実施例について説明する。図 1 は本発明による電界放出型三極管素子数個の平面図、図 2 は図 1 の線 A—A の素子側面断面図である。

【0015】 図 1 に示すように、両側が鋸歯形状であるゲート電極層 17 が形成されており、その鋸歯形状の部分に対向して、一方の鋸歯に隣接してカソード電極層 16 が、もう一方の鋸歯に隣接してアノード電極層 18 が形成されている。

【0016】 図 2 に示すように、カソード電極層 16 とアノード電極層 18 とは同一の高さに形成されており、ゲート電極層 17 は、カソード電極層 16 及びアノード

電極層 1 8 で開口部が囲まれる溝の底部に形成されている。即ち、溝の周囲の頂点部の酸化シリコン絶縁層 1 5 上に、溝を隔てて一方にはカソード電極層 1 6 が、他方にはアノード電極層 1 8 が形成されている。

【 0 0 1 7 】ゲート電極層 1 7 が形成されている部分は、図 2 に示すようにシリコン基板 1 0 の溝の底部上であり、酸化シリコン絶縁層 1 5 の上に形成されている。この酸化シリコン絶縁層 1 5 は、後述するようにシリコン基板 1 0 に溝を形成した後熱酸化によって形成される。

【 0 0 1 8 】上記したように、酸化シリコン絶縁層 1 5 の中央凹部の上に、ゲート電極層 1 7 が形成され、溝の開口部周囲の頂上部の酸化シリコン絶縁層 1 5 上にカソード電極層 1 6 及びアノード電極層 1 8 が夫々形成されている。従って、カソード電極層 1 6 及びアノード電極層 1 8 とゲート電極層 1 7 との高さには段差がある。シリコン基板 1 0 上に絶縁層 1 5 を挟んで形成されたカソード電極層 1 6 とシリコン基板上 1 0 に絶縁層 1 5 を挟んで形成されたゲート電極層 1 7 との間、及びカソード電極層 1 6 とシリコン基板 1 0 上に絶縁層 1 5 を挟んで形成されたアノード電極層 1 8 との間に所定の電圧を印加すると、電界放出の原理に基づいてカソード電極層 1 6 の鋸歯形状の先端からアノード電極層 1 8 への電子放出が起こる。そして、カソード電極層 1 6 及びアノード電極層 1 8 とゲート電極層 1 7 との高さに段差があるので、カソード電極層、アノード電極層及びゲート電極層が同一面上の高さに位置する場合に比べ、カソード電極層 1 6 からゲート電極層 1 7 への放出電流が減少し、カソード電極層 1 6 からアノード電極層 1 8 への放出電流が増加する。したがって、これにより効率の良い高性能な素子が提供できる。

【 0 0 1 9 】図 1 中、m は鋸歯形状の領域の幅であり本実施例では  $m = 5 \mu\text{m}$ 、n は鋸歯形状部分の隣合う頂点間の距離であり本実施例では  $n = 5 \mu\text{m}$ 、l はゲート電極の幅であり本実施例では  $l = 15 \mu\text{m}$  である。図 2 において、シリコン基板 1 0 の厚さ  $t_1 = \text{約 } 0.4 \text{ mm}$ 、中央凹部での酸化シリコン絶縁層 1 5 の厚さ  $t_2 = \text{約 } 0.3 \mu\text{m}$ 、周辺凸部での酸化シリコン絶縁層 1 5 の厚さ  $t_3 = \text{約 } 0.4 \mu\text{m}$ 、カソード電極層 1 6 及びアノード電極層 1 8 の厚さ  $t_4 = \text{約 } 0.4 \mu\text{m}$ 、ゲート電極層 1 7 の厚さ  $t_5 = \text{約 } 0.4 \mu\text{m}$ 、酸化シリコン絶縁層の中央凹部の深さ  $d_1 = \text{約 } 1 \mu\text{m}$ 、カソード電極層 1 6 とアノード電極層 1 8 は同一面上の高さに位置し、ゲート電極層 1 7 の高さとの差は  $d_2 = \text{約 } 1 \mu\text{m}$  である。

【 0 0 2 0 】次に、図を参照して上記本発明に係わる第 1 の実施例の電界放出型三極管素子の製造方法について説明する。

【 0 0 2 1 】図 3 (A) ~ (E) は、図 2 に示した電界放出型三極管素子の製造過程を示す説明図である。

【 0 0 2 2 】厚さ約  $0.4 \text{ mm}$  の n 型シリコン基板 1 0

表面を、酸化炉を用いて酸素雰囲気中で約  $1100^\circ\text{C}$  で 14 時間熱酸化し、約  $0.3 \mu\text{m}$  の酸化シリコン ( $\text{SiO}_2$ ) 層 1 1 を形成し、図 3 (A) に示したような構造が得られる。尚、シリコン基板裏面にも熱酸化膜が形成されるが図中では省略している。

【 0 0 2 3 】次に、レジストを約  $1 \mu\text{m}$  塗布し、紫外線による露光をした後アルカリ現像液による現像をおこない、レジストパターン (図示せず) を形成したのち、フッ酸とフッ化アンモニウムとの混合溶液により酸化シリコンのエッチングを行い、レジストのマスクパターンを酸化シリコン ( $\text{SiO}_2$ ) 層 1 1 に転写した後、有機溶剤によりレジストマスクを除去し、後に絶縁層の一部となる酸化シリコンマスク層 1 2 a を形成する。即ち、図 3 (B) に示したような構造が得られる。

【 0 0 2 4 】次に、フッ酸と硝酸と酢酸との混合溶液をエッチャントに用いて、 $\text{Si}$  のエッチングを行い、シリコン基板の表面が約  $1 \mu\text{m}$  の深さを有する凹部 1 3 を形成する。即ち、図 3 (C) に示したような構造が得られる。

【 0 0 2 5 】次に、図 3 (C) に示す凹部 1 3 を有するシリコン基板 1 0 の構造体表面を、図 3 (A) の説明で述べた熱酸化法を用いて酸化する。これにより絶縁層の一部となる酸化シリコン ( $\text{SiO}_2$ ) 表面層 1 4 が新たに形成される。この時、図 3 (B) で形成された酸化シリコン ( $\text{SiO}_2$ ) マスク層 1 2 が再度の熱酸化により成長して約  $0.4 \mu\text{m}$  の厚さになり、図 3 (D) に示したような構造が形成される。

【 0 0 2 6 】最後に、図 3 (D) に示す構造の基板表面に電子ビーム蒸着により厚さ約  $0.4 \mu\text{m}$  のモリブデン膜を作製する。この時、モリブデン膜は、酸化シリコンマスクによるエッジ部の遮蔽効果により 3 つの領域に分割される。これらは各々電気的にも絶縁されている。即ち、図 3 (B) 及び図 3 (D) の過程で形成された酸化シリコンマスク層の上にカソード電極層 1 6 及びアノード電極層 1 8 が形成され、図 3 (D) の過程で形成された酸化シリコン表面絶縁層の上にゲート電極層 1 7 が形成されることになる。したがって、カソード電極層 1 6 及びアノード電極層 1 8 とゲート電極層 1 7 との高さに約  $1 \mu\text{m}$  の段差が形成される。

【 0 0 2 7 】尚、酸化シリコンマスク層 1 2 及び酸化シリコン表面層 1 4 により酸化シリコン絶縁層 1 5 が構成される。結果として酸化シリコンが絶縁層として用いられた図 3 (E) に示したような電界放出型三極管素子が形成される。

【 0 0 2 8 】第 2 の実施例として、機械的強度に優れた電界放出型三極管素子を作製することができる、本発明による電界放出型三極管素子の製造方法について説明する。図 4 は本発明による第 2 の実施例の電界放出型三極管素子の側面断面図である。図示しないが、第 1 の実施例の図 1 と同様に、両側が鋸歯形状であるゲート電極層

10

20

30

40

50

27が形成されており、その鋸歯形状の部分に対向して、一方の鋸歯に隣接してカソード電極層26が、もう一方の鋸歯に隣接してアノード電極層28が形成されている。

【0029】図4に示すように、第2の実施例が第1の実施例と異なる点は、酸化シリコン絶縁層25が、カソード電極層26の先端からゲート電極27の先端にかけて、及びアノード電極層28の先端からゲート電極27の先端にかけて、連続的に湾曲した窪みを持つように形成されている。

【0030】シリコン基板20上に絶縁層25を挟んで形成されたカソード電極層26とシリコン基板20上に絶縁層25を挟んで形成されたゲート電極層27との間、及びカソード電極層26とシリコン基板20上に絶縁層25を挟んで形成されたアノード電極層18との間に所定の電圧を印加すると、第1の実施例と同様に、電界放出の原理に基づいてカソード電極層26の鋸歯形状の先端からアノード電極層28への電子放出が起こる。そして、カソード電極層26及びアノード電極層28とゲート電極層27との高さに段差があるので、カソード電極層、アノード電極層及びゲート電極層が同一面上の高さに位置する場合に比べ、カソード電極層26からゲート電極層27への放出電流が減少し、カソード電極層26からアノード電極層28への放出電流が増加する。したがって、これにより効率の良い高性能な素子が提供できる。

【0031】また、絶縁層を、カソード電極層の先端からゲート電極の先端にかけて、及びアノード電極層の先端からゲート電極の先端にかけて、連続的に湾曲した窪みを持つように形成することにより、カソード電極及びアノード電極の先端部の下部が絶縁層により保持されるので、さらに機械的強度に優れた素子が提供できる。

【0032】次に、図を参照して上記本発明に係わる第2の実施例の電界放出型三極管素子の製造方法について説明する。

【0033】図5(A)～(F)は、図4に示した電界放出型三極管素子の製造過程を示す説明図である。

【0034】第1の実施例と同様に、厚さ約0.4mmのn型シリコン基板10表面を、酸化炉を用いて酸素雰囲気中で約1100℃で14時間熱酸化し、約0.3μmの酸化シリコン(SiO<sub>2</sub>)層を形成する(図示せず)。そして次に、レジストを約1μm塗布し、紫外線による露光をした後アルカリ現像液による現像をおこない、レジストパターン(図示せず)を形成したのち、フッ酸とフッ化アンモニウムとの混合溶液により酸化シリコンのエッチングを行い、レジストのマスクパターンを酸化シリコン(SiO<sub>2</sub>)層に転写した後、有機溶剤によりレジストマスクを除去し、後に絶縁層の一部となる酸化シリコンマスク層22aを形成し、第1の実施例の図3(B)に相当する図5(A)に示したような構造が

得られる。

【0035】次に、水酸化カリウム(KOH)とイソプロピルアルコールとの混合溶液をエッチャントに用いて、シリコン(Si)の異方性エッチングを行い、図5(B)に示したようなシリコン基板の表面が約0.5μmの深さを有する凹部23aを形成しする。

【0036】次に、図5(B)に示す凹部23aを有するシリコン基板20の表面を、さらにフッ酸と硝酸との混合溶液をエッチャントに用いて、シリコン(Si)の等方性エッチングを行い、シリコン基板の表面が約1μmの深さの凹部23を成型し、図5(C)に示したような構造が得られる。

【0037】次に、フッ酸とフッ化アンモニウムの混合溶液をエッチャントに用いて、酸化シリコンマスク層22aを除去し、図5(D)に示したような構造となる。

【0038】次に、酸化炉を用いて酸素雰囲気中で約1100℃で28時間熱酸化し、絶縁層である酸化シリコン(SiO<sub>2</sub>)層25を新たに形成する。この時、酸化シリコン(SiO<sub>2</sub>)層25の厚さは、約0.4μmの厚さになり、図5(E)に示したような構造が形成される。

【0039】最後に、図5(E)に示す構造の基板表面に、基板表面の垂直方向から電子ビーム蒸着により厚さ約0.3μmのモリブデン膜を堆積すると、第1の実施例と同様に、モリブデン膜をそれぞれ電氣的に絶縁された3つの領域に分割することができる。即ち、酸化シリコン(SiO<sub>2</sub>)層25の凹部の周囲の頂点部上にカソード電極層26及びアノード電極層28が形成され、酸化シリコン層25の凹部の底部上にゲート電極層27が形成されることになる。したがって、カソード電極層26及びアノード電極層28とゲート電極層27との高さに約1μmの段差が形成され、酸化シリコンが絶縁層として用いられた図5(F)に示したような電界放出型三極管素子が形成される。

【0040】従って、本実施例によれば、上記したようにシリコン半導体基板表面を熱酸化することにより形成された酸化シリコン絶縁膜が絶縁層として作用する。この酸化シリコン絶縁層は、CVD(化学気相成長)法で形成された窒化シリコン膜、酸化シリコン膜と同等な絶縁特性を有しており、しかも複雑な反応を用いず、シリコンを熱酸化するだけで形成できるので、CVD法で成膜した場合に比べ、生成膜の性質が安定でかつ膜組成の再現性も良く、副反応による汚染の心配もなく高品質な絶縁層を提供できる。また、絶縁層の他の製造方法であるPVD(物理気相成長)法に比べると、スパッタリングによる酸化シリコンの成膜のようにイオン衝撃による基板損傷の心配もなく、熔融石英の蒸着による酸化シリコンの成膜の場合のように、多孔質の膜が生成し電界放出時に漏れ電流が発生し素子特性が劣化するといった問題も起こりにくい。したがって、基板との密着性も良好

で熱的に安定で耐久性のある高品質な絶縁特性にすぐれた絶縁層を有する電界放出型三極管素子を実現することができる。

【0041】尚、本実施例ではシリコン基板のエッチングにフッ酸と硝酸と酢酸との混合溶液、あるいは水酸化カリウムとイソプロピルアルコールとの混合溶液を用いたが、これに限られるものではなく、ヒドラジン、アンモニア、ピロカテコール等のアルカリ混合溶液やエチレンジアミン、ピロカテコール等の有機アルカリ混合溶液でもよく、または、これらウェットエッチング以外でも

CF<sub>4</sub>（四フッ化炭素）と酸素の混合気体を用いたプラズマエッチングをおこなってもよい。また、本実施例では電極材料にモリブデンを用いたが、これに限られるものではなく、タングステン、チタン、クロム、ニオブ等の高融点金属や、アルミ-モリブデン等の合金材料でもよい。

【0042】また、本実施例では、カソード電極層からアノード電極層への放出電流の効率化を図るため、カソード電極層及びアノード電極層とゲート電極層との間に段差を設けた構造としたが、前記従来のようなカソード電極層、アノード電極層、及びゲート電極層がほぼ等しい高さである構造等、他の構造にしてもよい。

【0043】また、本実施例では、電極の形状を鋸歯形状としたが、これに限られるものではなく、電子放出部の先端をより鋭角にできる波形状でもよく、マスク作製の容易な楕円形状にしてもよい。

【0044】  
【発明の効果】以上説明したように、本発明による電界放出型三極管素子の製造方法は、シリコン基板表面を熱酸化することにより絶縁層を形成し、絶縁層上にゲート電極層、アノード電極層及びカソード電極層を互いに隔離して形成するので、シリコン基板表面を熱酸化することにより形成された酸化シリコン絶縁膜が絶縁層として作用する。酸化シリコン絶縁層は、CVD（化学気相成長）法で形成された窒化シリコン膜、酸化シリコン膜と同等な絶縁特性を有しており、しかも複雑な反応を用いず、シリコンを熱酸化するだけで形成できるので、CVD法で成膜した場合に比べ、生成膜の性質が安定でかつ膜組成の再現性も良く、副反応による汚染の心配もなく高品質な絶縁層を提供できる。

【0045】また、絶縁層の他の製造方法であるPVD（物理気相成長）法に比べると、スパッタリングによる酸化シリコンの成膜のようにイオン衝撃による基板損傷の心配もなく、熔融石英の蒸着による酸化シリコンの成膜の場合のように、多孔質の膜が生成し電界放出時に漏れ電流が発生し素子特性が劣化するといった問題も起こりにくい。したがって、基板との密着性も良好で熱的に安定で耐久性のある高品質な絶縁特性にすぐれた絶縁層を有する電界放出型三極管素子を実現することができる。

【0046】また、上記した第2の実施例のように、酸化シリコン絶縁層を、カソード電極層の先端からゲート電極の先端にかけて、及びアノード電極層の先端からゲート電極の先端にかけて、連続的に湾曲した窪みを持つように形成することにより、カソード電極及びアノード電極の先端部の下部が絶縁層により保持されるので、さらに機械的強度に優れた電界放出型三極管素子を提供することができる。

【図面の簡単な説明】

【図1】本発明に係る電界放出型三極管素子数個の平面図である。

【図2】本発明による電界放出型三極管素子の一実施例を示す図1の線A-Aの素子要部側面断面図である。

【図3】図2に示した素子1個の製造過程を示す説明図である。

【図4】本発明による電界放出型三極管素子の一実施例を示す素子要部側面断面図である。

【図5】図4に示した素子1個の製造過程を示す説明図である。

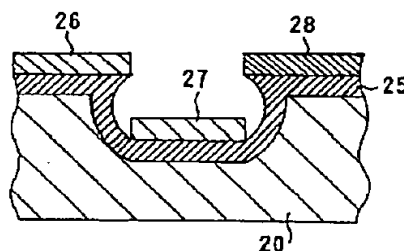
【図6】従来例の電界放出型三極管素子数個の平面図である。

【図7】従来の横型電界放出型三極管素子の一例を示す要部側面断面図である。

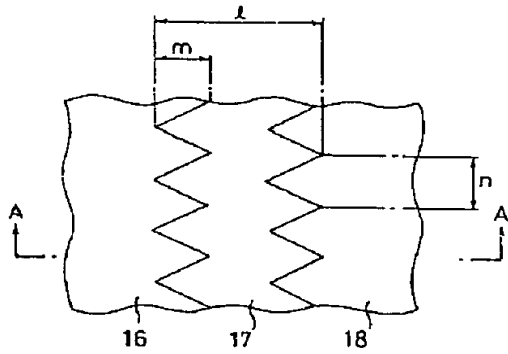
【符号の説明】

- 10, 20 シリコン基板
- 15, 25 酸化シリコン絶縁層
- 16, 26 カソード電極層
- 17, 27 ゲート電極層
- 18, 28 アノード電極層

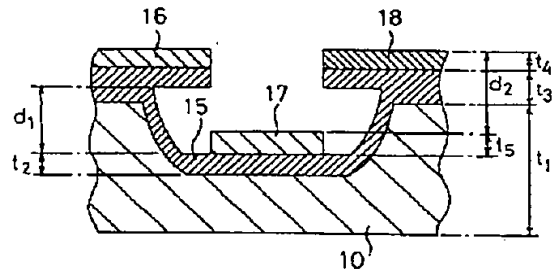
【図4】



【図 1】

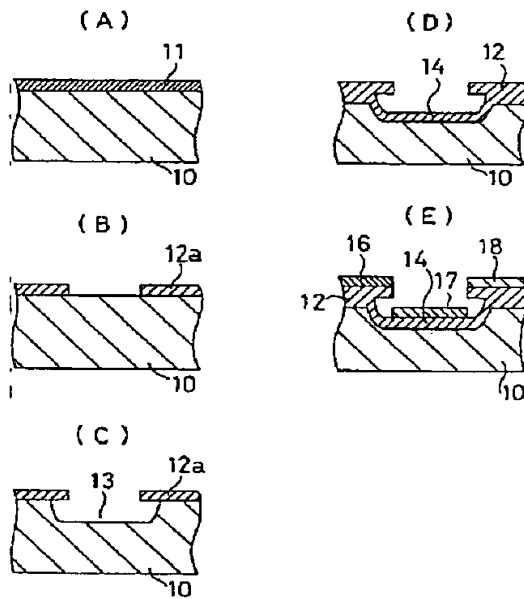


【図 2】

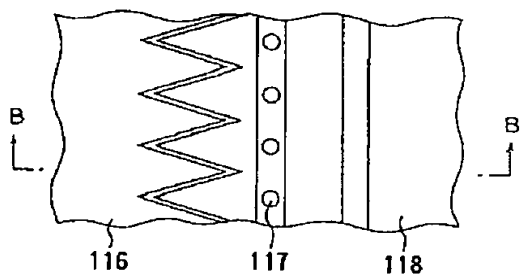


【図 5】

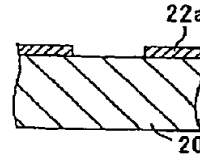
【図 3】



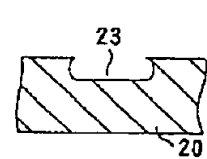
【図 6】



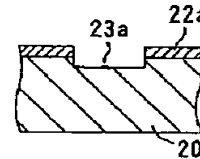
(A)



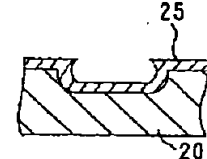
(D)



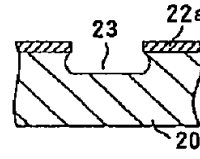
(B)



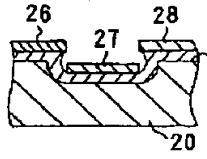
(E)



(C)



(F)



【図 7】

